

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-313271

(43)Date of publication of application : 09.11.2001

(51)Int.Cl.

H01L 21/285  
C23C 16/18  
H01L 27/105  
H01L 27/108  
H01L 21/8242

(21)Application number : 2000-128384

(71)Applicant : HITACHI LTD

(22)Date of filing : 27.04.2000

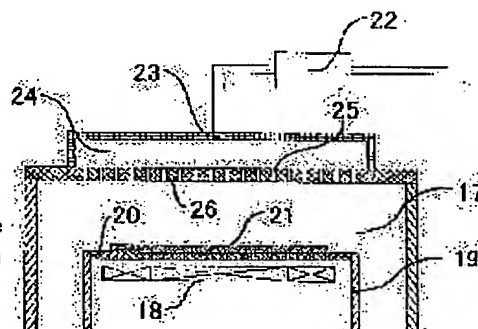
(72)Inventor : FUJIMOTO TAKAYUKI  
WATANABE TOMOJI

## (54) METHOD FOR MANUFACTURING SEMICONDUCTOR

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To realize a method for manufacturing a semiconductor having suitable conditions of film forming a ruthenium on a wafer according to an MOCVD method by obtaining a good coverage without reducing a film forming speed.

**SOLUTION:** The method for manufacturing the semiconductor comprises the steps of maintaining the wafer 21 at a film forming temperature of 250 to 350° C by a susceptor 20, and sending a liquid raw material (raw material concentration of 0.1 to 1 mol/liter) obtained by dissolving a Ru (EtCp)<sub>2</sub> in an organic solvent at a flow rate of 0.1 to 10 cc/min to a vaporizer 22. The method further comprises the steps of supplying an oxygen of a concentration of 1 to 30% by the vaporizer 22 together with another carrier gas from a gas jet port 25 into a reaction chamber 17. The method also comprises the step of depositing the ruthenium on the wafer 21 with a gap between the wafer 21 and a shower head 26 of 1 to 20 mm at a pressure in the chamber 17 of 666 to 6664 Pa (5 to 50 Torr). Thus, the film forming speed can be set to 1 nm/min or more, and the coverage can be set to 40% or more.



## LEGAL STATUS

[Date of request for examination]

04.10.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-313271

(P2001-313271A)

(43) 公開日 平成13年11月9日 (2001.11.9)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームコード* (参考)
H 0 1 L 21/285	3 0 1	H 0 1 L 21/285	C 4 K 0 3 0
C 2 3 C 16/18		C 2 3 C 16/18	3 0 1 Z 4 M 1 0 4
H 0 1 L 27/105		H 0 1 L 27/10	5 F 0 8 3
27/108			4 4 4 C
			6 2 1 C
審査請求 未請求 請求項の数 9 O L (全 10 頁) 最終頁に続く			

(21) 出願番号 特願2000-128384(P2000-128384)

(22) 出願日 平成12年4月27日 (2000. 4. 27)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 藤本 貴行

茨城県土浦市神立町502番地 株式会社日立製作所機械研究所内

(72) 発明者 渡辺 智司

茨城県土浦市神立町502番地 株式会社日立製作所機械研究所内

(74) 代理人 100077816

弁理士 春日 譲

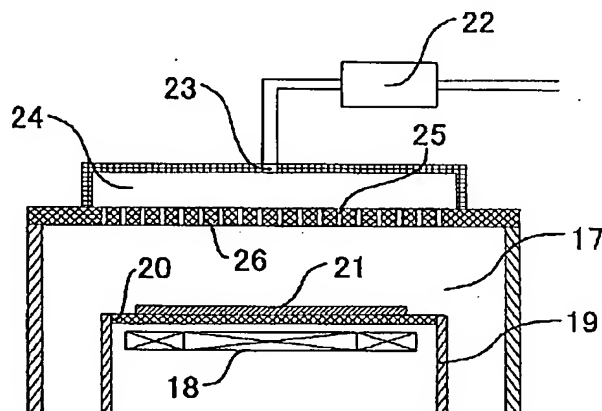
最終頁に続く

## (54) 【発明の名称】 半導体製造方法

## (57) 【要約】

【課題】良好なカバレッジを得ることができるとともに、成膜速度を低下させることなく、MOCVD法によりルテニウムをウエハ上に成膜する適切な条件を有する半導体製造方法を実現する。

【解決手段】ウエハ21をサセプタ20により成膜温度250～350℃に維持し、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料(原料濃度0.1～1mol/リットル)を流量0.1～10cc/minで気化器22に送る。気化器22により酸素濃度1～30%として他のキャリアガスと共にガス噴出口25から反応室17内に供給する。ウエハ21とシャワーヘッド26とのギャップは1～20mm、反応室17内の圧力666～6664Pa(5～50Torr)の範囲内でウエハ21上にルテニウムを堆積させる。これにより、成膜速度1nm/min以上、カバレッジ40%以上とすることができる。



## 【特許請求の範囲】

【請求項1】MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、

$\text{Ru}(\text{EtCp})_2$ を有機溶剤に溶かした液体原料を、原料濃度0.1～1mol/リットルで気化する工程と、

気化した原料ガスを上記反応室内に供給する工程と、上記ウエハ上にルテニウムを堆積させる工程と、を備えることを特徴とする半導体製造方法。

【請求項2】MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、

$\text{Ru}(\text{EtCp})_2$ を有機溶剤に溶かした液体原料を、流量0.1～10cc/minで気化器に送り気化する工程と、

気化した原料ガスを上記反応室内に供給する工程と、上記ウエハ上にルテニウムを堆積させる工程と、を備えることを特徴とする半導体製造方法。

【請求項3】MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、

$\text{Ru}(\text{EtCp})_2$ を有機溶剤に溶かした液体原料を気化する工程と、

気化した原料ガスと、窒素( $\text{N}_2$ )ガス、アルゴン(Ar)ガスなどのキャリアガス、酸素とを混合し、酸素濃度(=酸素流量/(酸素流量+キャリアガス流量)×100)1～30%の範囲で上記反応室内に供給する工程と、

上記ウエハ上にルテニウムを堆積させる工程と、を備えることを特徴とする半導体製造方法。

【請求項4】MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、

$\text{Ru}(\text{EtCp})_2$ を有機溶剤に溶かした液体原料を気化する工程と、

気化した原料ガスを、666～6664Pa(5～50Torr)に保った反応室内に供給する工程と、上記ウエハ上にルテニウムを堆積させる工程と、を備えることを特徴とする半導体製造方法。

【請求項5】MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、

$\text{Ru}(\text{EtCp})_2$ を有機溶剤に溶かした液体原料を気化する工程と、

気化した原料ガスを上記反応室内に供給する工程と、250～350℃の温度範囲に保たれたウエハ上にルテニウムを堆積させる工程と、を備えることを特徴とする半導体製造方法。

【請求項6】MOCVD法によりルテニウムを、反応室

内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、

$\text{Ru}(\text{EtCp})_2$ を有機溶剤に溶かした液体原料を気化する工程と、

気化した原料ガスを、上記ウエハと1～20mmの間隔を保ってほぼ平行に設置され、複数のガス噴出孔を設けたガスノズルを通して上記反応室内に供給する工程と、上記ウエハ上にルテニウムを堆積させる工程と、を備えることを特徴とする半導体製造方法。

【請求項7】MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、

$\text{Ru}(\text{EtCp})_2$ を有機溶剤に溶かした液体原料(原料濃度0.1～1mol/リットル)を流量0.1～10cc/minで気化器に供給して、気化する工程と、気化した原料ガスと、窒素( $\text{N}_2$ )ガス、アルゴン(Ar)ガスなどのキャリアガス、酸素とを混合し、酸素濃度(=酸素流量/(酸素流量+キャリアガス流量)×100)を1～30%の範囲とする工程と、

上記ウエハと1～20mmの間隔を保ってほぼ平行に設置され、複数のガス噴出孔を設けたガスノズルを通して、圧力を666～6664Pa(5～50Torr)に保った反応室内に供給する工程と、

ヒーターによって加熱されたサセプタの上に配置され、250～350℃の温度範囲に保たれたウエハ上にルテニウムを堆積させる工程と、を備えることを特徴とする半導体製造方法。

【請求項8】請求項1から7のうちのいずれか一項記載の半導体製造方法において、上記有機溶剤は、テトラヒドロフラン(tetrahydrofuran, ( $\text{C}_2\text{H}_4$ ) $_2\text{O}$ )であることを特徴とする半導体製造方法。

【請求項9】請求項1から8のうちのいずれか一項記載の半導体製造方法により、形成されるルテニウム膜を有する半導体デバイス。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体製造方法に関し、特に、ルテニウムを成膜するプロセスを有する半導体デバイスの製造方法に関する。

## 【0002】

【従来の技術】メモリの高集積化が進展するにつれてメモリサイズは縮小し、それに伴いキャパシタ蓄積電荷量の確保が困難になっている。従来、キャパシタ絶縁膜(容量膜)にはシリコン窒化膜( $\text{Si}_3\text{N}_4$ )などが用いられてきたが、次世代のギガビットメモリにおいては、誘電率の高い $\text{Ta}_2\text{O}_5$ 膜、BST( $(\text{Ba}, \text{Sr})\text{TiO}_3$ )膜、PZT( $(\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3)$ )膜、PLZT( $(\text{Pb}, \text{La})(\text{Zr}, \text{Ti})\text{O}_3$ )膜などが用いられる。

【0003】しかし、このような高誘電体膜は酸素(O

2) を含有しており、キャパシタ電極に、従来どおりシリコン(Si)を用いると、キャパシタ絶縁膜と電極との界面にシリコン酸化膜(SiO<sub>2</sub>)が形成される。このシリコン酸化膜の誘電率は低いので、実効的なキャパシタの蓄積電荷量が減少することになる。

【0004】このように、高誘電体膜を用いるには、耐酸化性に優れる金属電極材料が必要であり、白金(Pt)、ルテニウム(Ru)などの貴金属、あるいはこれら貴金属の酸化物の適用が検討されている。

【0005】特開平9-102591号公報は、キャパシタ電極に0.004~5%の酸素を含むルテニウム膜などを用いることにより、信頼性の高い高誘電体キャパシタ及びその製造方法を開示している。これら貴金属系のキャパシタ電極材料の成膜には、アスペクト比の大きい穴溝への均一成膜が必要である。

【0006】そこで、スパッタ法と比較して優れた段差被覆性(以下、カバレッジと記す)を示すMOCVD(Metal Organic Chemical Vapor Deposition)法が有効であり、近年その導入がますます増える傾向にある。

【0007】CVD原料としては各金属の錯体が主に使われており、原料供給方法としては、原料を直接気化する方法(固体昇華法、液体バブリング法)、原料を液体に溶解させて液体原料として搬送する方法がある。

【0008】後者の液体原料搬送法としては、例えばテトラヒドロフラン(tetrahydrofuran, (C<sub>2</sub>H<sub>4</sub>)<sub>2</sub>O)(以下、THFと記す)などの有機溶剤に有機金属化合物を溶かした液体原料を気化させ、その気化した原料ガスを反応室内に供給するという方法が主に適用されている。

【0009】特開平5-299365号公報、特開平6-158328号公報では、CVD法により酸化物系誘電体薄膜を製造するにあたって、原料である有機金属化合物を、THFなどの沸点100℃以下の有機溶剤と共に気化させることにより、原料化合物の低温気化を可能にし、原料を安定した状態で反応室内へ輸送でき、良好な性能を有するキャパシタ用酸化物系誘電体薄膜が製造できることを開示している。

【0010】

【発明が解決しようとする課題】ところで、上述したように、MOCVD法は、スパッタ法と比較して原理的にはカバレッジが良い。また、高誘電体膜を用いるには、耐酸化性に優れる金属電極材料であるルテニウム等の貴金属を使用することが信頼性の向上を図ることができる。

【0011】そこで、ルテニウムをMOCVD法により、成膜することが考えられる。近年、キャパシタ穴溝部のアスペクト比がより高くなっており、カバレッジを向上させることが困難となってきた。ルテニウムをMOCVD法により成膜する場合、カバレッジを良好な

ものとするには、成膜速度を低下させて、長時間かけて成膜すればよいが、それでは、生産性が低下してしまう。

【0012】本発明の目的は、良好なカバレッジを得ることができるとともに、成膜速度を低下させることなく、MOCVD法によりルテニウムをウエハ上に成膜する適切な条件を有する半導体製造方法を実現することである。

【0013】

【課題を解決するための手段】上記目的を達成するため、本発明は次のように構成される。

(1) MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料を、原料濃度0.1~1mol/リットルで気化する工程と、気化した原料ガスを上記反応室内に供給する工程と、上記ウエハ上にルテニウムを堆積させる工程とを備える。

【0014】(2) MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料を、流量0.1~10cc/minで気化器に送り気化する工程と、気化した原料ガスを上記反応室内に供給する工程と、上記ウエハ上にルテニウムを堆積させる工程とを備える。

【0015】(3) MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料を気化する工程と、気化した原料ガスと、窒素(N<sub>2</sub>)ガス、アルゴン(Ar)ガスなどのキャリアガス、酸素とを混合し、酸素濃度(=酸素流量/(酸素流量+キャリアガス流量)×100)1~30%の範囲で上記反応室内に供給する工程と、上記ウエハ上にルテニウムを堆積させる工程とを備える。

【0016】(4) MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料を気化する工程と、気化した原料ガスを、666~6664Pa(5~50Torr)に保った反応室内に供給する工程と、上記ウエハ上にルテニウムを堆積させる工程とを備える。

【0017】(5) MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料を気化する工程と、気化した原料ガスを上記反応室内に供給する工程と、250~350℃の温度範囲に保たれたウエハ上にルテニウムを堆積させる工程とを備える。

【0018】(6) MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む

半導体製造方法であって、 $\text{Ru}(\text{EtCp})_2$ を有機溶剤に溶かした液体原料を気化する工程と、気化した原料ガスを、上記ウエハと1～20mmの間隔を保ってほぼ平行に設置され、複数のガス噴出孔を設けたガスノズルを通して上記反応室内に供給する工程と、上記ウエハ上にルテニウムを堆積させる工程とを備える。

【0019】(7)MOCVD法によりルテニウムを、反応室内に設置したウエハ上に成膜するプロセスを含む半導体製造方法であって、 $\text{Ru}(\text{EtCp})_2$ を有機溶剤に溶かした液体原料(原料濃度0.1～1mol/リットル)を流量0.1～10cc/minで気化器に供給して、気化する工程と、気化した原料ガスと、窒素( $\text{N}_2$ )ガス、アルゴン(Ar)ガスなどのキャリアガス、酸素とを混合し、酸素濃度(=酸素流量/(酸素流量+キャリアガス流量)×100)を1～30%の範囲とする工程と、上記ウエハと1～20mmの間隔を保ってほぼ平行に設置され、複数のガス噴出孔を設けたガスノズルを通して、圧力を666～6664Pa(5～50Torr)に保った反応室内に供給する工程と、ヒーターによって加熱されたサセプタの上に配置され、250～350℃の温度範囲に保たれたウエハ上にルテニウムを堆積させる工程とを備える。

【0020】(8)好ましくは、上記(1)～(7)において、上記有機溶剤は、テトラヒドロフラン(tetrahydrofuran,  $\text{C}_2\text{H}_4\text{O}$ )である。

【0021】(9)また、好ましくは、上記(1)から(8)の半導体製造方法により、形成されるルテニウム膜を有する半導体デバイス。

【0022】本発明者らは、成膜実験による検討に基づいて、 $\text{Ru}(\text{EtCp})_2$ を有機溶剤に溶解した液体原料によるルテニウムのMOCVD法による成膜では、原料ガスの気相反応により生成される、活性でウエハへの付着係数が原料ガスより大きい中間体がカバレッジを低下させる原因であることを明らかにした。

【0023】付着係数とは、ウエハ表面に到達した気体分子が付着する確率である。さらに、本発明者らは、原料ガスの付着係数は $10^{-3}$ ～ $10^{-2}$ のオーダーであり、中間体の付着係数のオーダーは0.1～1である。

【0024】そして、気相反応の反応速度定数 $k$ (1/s)は、 $k=A[\text{O}_2]^n \exp(-B/T)$ と書き表すことができ、定数 $A$ は $5 \times 10^8 \sim 1 \times 10^9$ 、 $n$ は0.5～1.0、 $B$ は9500～10000であることを明らかにした。ここに、 $[\text{O}_2]$ は酸素濃度(%)、 $T$ は温度(K)である。

【0025】中間体はガスの温度が高い程、ガスが高温になる気相領域が広い程生成され易い。さらに、ルテニウムの成膜プロセスにおいては、酸素を原料ガスと共に反応室内に供給するが、酸素濃度が高い場合にも生成され易い。

【0026】したがって、カバレッジの向上は、ガスの

温度を下げ、ガスが高温に加熱される気相領域を狭くし、酸素濃度を低くすることにより中間体の生成量を抑制することで達成できる。また、成膜速度を上げるには、原料ガス量を増やし、また、圧力を上げるにより成膜ガス(原料ガス、中間体)の分子数を増大させることで達成できる。

【0027】本発明者らは、上記の反応機構に基づいて、圧力、成膜温度、原料濃度、原料流量、酸素濃度、ウエハとウエハに対してほぼ平行に設置され、複数のガス噴出孔を設けたガスノズルとの間隔の各成膜条件と成膜速度、カバレッジの関係を詳細に検討した。

【0028】

【発明の実施の形態】以下、図面に基づいて、DRAMの製造プロセスを例として、本発明の一実施形態を説明する。なお、本発明が対象とするルテニウム原料は、錯体原料の中でも、比較的蒸気圧が高く低温気化が可能であり、また、常温で液体であり取り扱いが容易であるルテニウムのシクロペンタジエニル錯体 $\text{Ru}(\text{EtCp})_2 = \text{Ru}(\text{C}_5\text{H}_4\text{C}_2\text{H}_5)_2$ をTHFなどの有機溶剤に溶かした液体原料である。

【0029】図1は、DRAMの一例の概略図である。DRAMのメモリセルは、MOS(Metal Oxide Semiconductor)トランジスタとキャパシタから構成されている。

【0030】図1を参照して、DRAMの製造プロセスの概略を、以下に説明する。

【0031】(1)p型シリコン基板1上に、各素子を電気的に分離するための素子分離領域2を形成する。

【0032】(2)ゲート酸化膜3、ゲート電極4、ワード線5の形成および加工を行なう。

【0033】(3)ソース・ドレイン拡散層6を形成する。

【0034】(4)層間絶縁膜7aを形成する。

【0035】(5)層間絶縁膜7aにホールを形成し、ビット線8を形成する。

【0036】(6)層間絶縁膜7bを形成する。

【0037】(7)層間絶縁膜7a、7bにソース・ドレイン拡散層6まで達するホールを形成し、その中に多結晶シリコン膜9を形成する。この際、ホール内を完全には多結晶シリコン膜9で埋め込まない。

【0038】(8)多結晶シリコン膜9で埋まっていないホール内に、拡散を防止するためのバリアメタル10を形成する。

【0039】(9)層間絶縁膜7b上に、例えばシリコン酸化膜( $\text{SiO}_2$ )を成膜する。

【0040】(10)上記シリコン酸化膜上に、例えばポリシリコン膜を形成した後、フォトリソグラフィによりキャパシタパターンにポリシリコン膜を加工する。

【0041】(11)加工されたポリシリコン膜をマスクとして、上記シリコン酸化膜をエッチングし、さらに

シリコン酸化膜上に残ったポリシリコン膜をエッチングにより取り除く。こうすることにより、SN (Storage-Node like) パターン 11 が形成される。

【0042】(12) SN パターン 11 上に、キャパシタ下部電極 12 として、ルテニウムを成膜する。

【0043】(13) キャパシタ絶縁膜 13 として、BST 膜などの高誘電体膜を形成する。

【0044】(14) キャパシタ上部電極 14 を形成する。

【0045】(15) 層間絶縁膜 15 および数層の低抵抗配線 16 を形成する。

【0046】上記の例では、シリコン基板に p 型シリコン基板 1 を用いたが、これは n 型シリコン基板であってもよい。また、キャパシタ下部電極 12 としてルテニウムを用いたが、これはキャパシタ上部電極 14 にも適用できる。

【0047】さらに、キャパシタ絶縁膜 13 として BST 膜を用いたが、これは Ta<sub>2</sub>O<sub>5</sub> 膜、PZT 膜、PLZT 膜などの BST 膜以外の高誘電体膜であってもよい。

【0048】次に、本発明の一実施形態による半導体製造方法に用いられる MOCVD 装置の一例である枚葉式 MOCVD 装置の反応室を図 2 に示す。図 2 において、円筒形の反応室 17 内は、真空ポンプ（図示せず）により低圧状態に保たれており、反応室 17 内の中央には、内部にヒータ 18 を有する円筒形のヒータステージ 19 が設置されている。また、ヒータステージ 19 の上に円板形状のサセプタ 20 が取り付けられている。

【0049】自動搬送機構（図示せず）により、ウエハ 21 がサセプタ 20 上に配置され、そのウエハ 21 が、ヒータステージ 19 に内蔵されたヒータ 18 により加熱される。

【0050】また、THF などの有機溶剤に有機金属化合物を溶かした液体原料が、アルゴン、窒素などのキャ

$$DR = (1/4) \cdot v \cdot \eta \cdot C \times (MRu / \rho Ru) \times 10^6 \times 60 \quad \text{--- (1)}$$

ただし、上記式 (1) において、C はウエハ上の成膜種のモル濃度 (mol/m<sup>3</sup>)、v は成膜種の平均分子速度 ( $= \sqrt{(8RT/\pi M)}$ ) (m/s)、R は一般ガス定数 ( $= 8314.3$  (J/kmolK))、T は成膜温度 (K)、M は成膜種の分子量 (kg/kmol)、 $\eta$  は成膜種の付着係数、MRu はルテニウムの分子量 ( $= 101$  (kg/kmol))、 $\rho Ru$  はルテニウムの密度 ( $= 1.24 \times 10^4$  (kg/m<sup>3</sup>)) である。

【0059】図 3 は、上記式 (1) における成膜速度 DR と付着係数  $\eta$  との関係を示すグラフである。なお、図 3 の横軸は成膜種の付着係数  $\eta$  を示し、縦軸は成膜速度 DR (nm/min) を示している。

【0060】図 3 中に示す二本の斜めの直線は、上の斜め線が成膜温度 400℃、酸素濃度 10% の場合の計算結果であり、下の斜め線が成膜温度 300℃、酸素濃度

リアガスと共に気化器 22 に送られ、液体原料はそこで気化され、酸素と混合される。

【0051】その後、液体原料と酸素との混合ガスがガス取り入れ口 23 よりガス導入部 24 に送り込まれ、ウエハ 21 と数 mm から数十 mm の間隔 (ギャップ) を保ってほぼ平行に設置され、複数のガス噴出孔 25 が形成されたガスノズルであるシャワーヘッド 26 を通して、反応室 17 内に供給される。

【0052】そして、反応室 17 内に供給された気化した液体原料により、加熱したウエハ 21 上で成膜が行われる。

【0053】なお、上述した例は、枚葉式 MOCVD 装置の構造であるが、本発明は、その他の方式の熱 CVD 装置を用いることもできる。

【0054】次に、キャパシタ電極材料として好適に用いられるルテニウムのカバレッジ向上に有効である成膜方法 (半導体製造方法) について詳細に説明する。

【0055】本発明では、カバレッジを、穴溝の底面に形成される薄膜の厚みを  $t_1$  とし、表面に形成される薄膜の厚みを  $t_2$  とすると、 $t_1$  と  $t_2$  との比  $t_1/t_2$  と定義する。

【0056】本発明者らは、ルテニウムの成膜プロセスにおいて、カバレッジを低下させる原因は、原料ガスの気相反応により生成される、活性でウエハへの付着係数が原料ガスより大きい中間体が成膜に寄与するためであることを明らかにした。

【0057】以下にその根拠を説明する。まず、始めに、気相反応がなく原料ガスのみが成膜に寄与する場合、すなわち、単一の成膜種のみにより成膜が行われる場合を考える。

【0058】ルテニウムの成膜速度 DR (nm/min) は成膜種のモル濃度 C と付着係数  $\eta$  の積に比例し、次式 (1) と書き表される。

70% の場合の計算結果である。

【0061】成膜温度 300~400℃、酸素濃度 10~70% の範囲で行なったルテニウム成膜実験によると、成膜速度 DR は 10~100 nm/min であり、この実験値から原料ガスの付着係数  $\eta$  の値を見積もると、 $10^{-3}$ ~ $10^{-2}$  のオーダーであることが図 3 より理解できる。

【0062】図 4 は、付着係数  $\eta$  とカバレッジとの関係を示すグラフであり、キャパシタ穴溝のアスペクト比 AR を変えた際の計算結果である。

【0063】原料ガスの付着係数が  $10^{-3}$ ~ $10^{-2}$  のオーダーであることを考慮すると、アスペクト比 3 のキャパシタ穴溝への成膜では、カバレッジは 90% に達することになる。

【0064】しかし、アスペクト比 3 のキャパシタ穴溝

へ成膜を行なった実際の実験では、高成膜温度、高酸素濃度という成膜条件においては、カバレッジは0%に低下してしまうことがわかっている。

【0065】つまり、原料ガスのみによって成膜が行われると考えると、成膜速度、カバレッジ両者の傾向を説明することができないことになる。

【0066】以上の結果は、原料ガスより付着係数 $\eta$ が大きく、よってカバレッジを低下させる活性な中間体が、原料ガスの気相反応により生じ、原料ガス、中間体両者によって膜が形成されることを示している。

【0067】以上の検討より、原料ガスの付着係数は $10^{-3} \sim 10^{-2}$ のオーダー、中間体の付着係数は0.1～1のオーダーとなる。

【0068】さらに、実験結果の検討から、気相反応の反応速度定数 $k$  (1/s) は次式(2)と書き表すことができる。

$$k = A [O_2]^n \exp(-B/T) \quad \text{--- (2)}$$

ただし、上記式(2)において、定数 $A$ は $5 \times 10^8 \sim 1 \times 10^9$ 、 $n$ は0.5～1.0、 $B$ は9500～10000であることが判明した。ここに、 $[O_2]$ は酸素濃度(%)、 $T$ は温度(K)である。

【0069】そこで、本発明者らは、上記の反応機構に基づいて、原料ガスと中間体との気相中の分布を計算により求め、カバレッジ及び成膜速度と成膜条件との関係を詳細に検討した。

【0070】得られた結果から、低成膜温度、低酸素濃度、大原料流量、高原料濃度、狭ギャップ、高圧力の条件下でルテニウムを成膜することが、成膜速度、カバレッジ両者の向上に大きな効果があることが判明した。以下にその結果を説明する。

【0071】図5～図10は、各成膜条件を変えた時の成膜速度、カバレッジ(アスペクト比(溝の高さ/溝の底面の長さ)15程度)を計算した結果を示すグラフである。

【0072】図5～図10は、それぞれ、成膜温度、酸素濃度、原料流量、原料濃度、ギャップ(ウエハ21とシャワーヘッド26との距離)、圧力に着目して、各成膜条件を変更した場合に得られるカバレッジ、そのときの成膜速度の結果である。

【0073】また、各グラフの横軸には着目した成膜条件をとり、右側縦軸に成膜速度、左側縦軸にカバレッジを示し、黒い三角印がカバレッジを、丸印が成膜速度を示している。

【0074】なお、各図において着目した条件以外の成膜条件としては、成膜温度300℃、酸素濃度5%、原料流量1cc/min、原料濃度0.1mol/リットル、ギャップ10mm、圧力666Pa(5Torr)の値を用いている。

【0075】図5、図6に示すように、成膜温度、酸素濃度を高くすると、気相反応による中間体の生成量が増

え、その結果、中間体濃度が増加するために、カバレッジは低下し、成膜速度は上昇する。

【0076】図7からは、原料流量の増加に伴って、成膜速度が上昇することが理解できるとともに、カバレッジも若干ではあるが向上することが理解できる。カバレッジが向上するのは、全ガス流量に対する原料ガスの占める割合が増え、同時に酸素の占める割合が減ることにより、中間体の生成量が減少するためである。

【0077】一方、図8に示すように、原料濃度を上げると成膜速度は上昇するが、カバレッジはほぼ一定である。これは、原料ガスの大半はTHFなど有機溶剤のガスで占められているため、原料濃度を上げて全ガスに対する酸素の割合はほとんど変化せず、よって原料ガスと中間体との割合がほとんど変化しないからである。

【0078】図9からは、ギャップを狭くするとカバレッジは向上し、成膜速度は低下することがわかる。これは、気相中の高温領域を狭くすることにより中間体の生成量が減少し、中間体濃度が低下するからである。

【0079】また、図10より、圧力を高くしても気相中での原料ガス、中間体の割合は変化しないのでカバレッジも変化しないが、ウエハへ入射する成膜ガス(原料ガス、中間体)の分子数が増大するので成膜速度は上昇することがわかる。

【0080】カバレッジの向上には、付着係数の小さい原料ガスの割合を増やし、カバレッジを低下させる付着係数の大きい中間体の割合を抑えなければならない。そのためには、低成膜温度、低酸素濃度により気相反応を抑制する必要がある、ギャップを狭めることも効果がある。

【0081】しかし、このとき成膜速度が低下してしまうので、高原料濃度、大原料流量、圧力上昇により成膜速度の低下を補うという方針が基本的に必要となる。

【0082】また、原料ガスの十分な分解のためには250℃以上の成膜温度、1%以上の酸素濃度が必要であり、成膜温度350℃以上、酸素濃度30%以上ではカバレッジの低下が顕著になる。原料流量、原料濃度についてはそれぞれ0.1cc/min以上、0.1mol/リットル以上であることが、成膜速度をある程度確保する上で必要となる。

【0083】また、ギャップを20mmより広くすると、カバレッジの低下が顕著であり、装置の構造上、ギャップを1mmより小さくするのは困難である。また、圧力については、成膜速度を確保するためには666Pa(5Torr)以上が必要であり、一方、6664Pa(50Torr)より高くすると、気相中でのガス分子同士の衝突頻度が増加することにより、均一な膜厚が得られない。

【0084】以上の検討から、成膜速度1nm/min以上で、カバレッジ40%(アスペクト比15程度)以上で、ルテニウムをMOCVD法で成膜することができ



る条件は、以下の条件となった。

【0085】成膜温度250～350℃、酸素濃度1～30%、原料流量0.1～10cc/min、原料濃度0.1～1mol/リットル、ギャップ1～20mm、圧力666～6664Pa(5～50Torr)の範囲内の条件である。

【0086】つまり、本発明の一実施形態による半導体製造方法においては、ウエハ21をサセプタ20により成膜温度250～350℃に維持し、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料(原料濃度0.1～1mol/リットル)を流量0.1～10cc/minで気化器22に送る。

【0087】次に、気化器22により原料ガスを気化し、酸素濃度1～30%として、他のキャリアガスである窒素(N<sub>2</sub>)ガス、アルゴン(Ar)ガス等と共にガス噴出口25から反応室17内に供給する。

【0088】そして、ウエハ21とシャワーヘッド26とのギャップが1～20mm、反応室17内の圧力666～6664Pa(5～50Torr)の範囲内と設定された反応室17内でウエハ21上にルテニウムを堆積させる。

【0089】このようにすれば、成膜速度1nm/min以上で、カバレッジ40%(アスペクト比15程度)以上で、ルテニウムをMOCVD法で成膜することができる。

【0090】また、成膜速度5nm/min以上で、カバレッジ60%(アスペクト比15程度)以上で、ルテニウムをMOCVD法で成膜することができる条件は、以下の条件である。

【0091】成膜温度280～320℃、酸素濃度1～10%、原料流量0.5～10cc/min、原料濃度0.2～1mol/リットル、ギャップ1～10mm、圧力1333～6664Pa(10～50Torr)の範囲内の条件である。

【0092】つまり、本発明の一実施形態による半導体製造方法においては、ウエハ21をサセプタ20により成膜温度280～320℃に維持し、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料(原料濃度0.2～1mol/リットル)を流量0.5～10cc/minで気化器22に送る。

【0093】次に、気化器22により原料ガスを気化し、酸素濃度1～10%として、他のキャリアガスである窒素(N<sub>2</sub>)ガス、アルゴン(Ar)ガス等と共にガス噴出口25から反応室17内に供給する。

【0094】そして、ウエハ21とシャワーヘッド26とのギャップが1～10mm、反応室17内の圧力1333～6664Pa(10～50Torr)の範囲内と設定された反応室17内でウエハ21上にルテニウムを堆積させる。

【0095】このようにすれば、成膜速度5nm/min

n以上で、カバレッジ60%(アスペクト比15程度)以上で、ルテニウムをMOCVD法で成膜することができる。高品質の半導体デバイスを製造することができる。

【0096】以上のように、本発明の一実施形態によれば、良好なカバレッジを得ることができるとともに、成膜速度を低下させることなく、MOCVD法によりルテニウムをウエハ上に成膜する適切な条件を有する半導体製造方法を実現することができる。

【0097】なお、上述した例においては、6つの製造条件(成膜温度、酸素濃度、原料流量、原料濃度、ギャップ、圧力)を所定の範囲内としたが、個々の条件、それぞれを上記した範囲とし、他の条件は任意のものとしても、一定値以上のカバレッジ、成膜速度を得ることができる。

【0098】つまり、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料を原料濃度0.1～1mol/リットル又は0.2～1mol/リットルで気化器22に送ることとし、他の条件は、上記以外の任意の条件とすることもできる。

【0099】また、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料を流量0.1～10cc/min又は0.5～10cc/minで気化器22に送ることとし、他の条件は、上記以外の任意の条件とすることもできる。

【0100】また、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料を気化器22に送り、そこで気化した原料ガスと、窒素(N<sub>2</sub>)ガス、アルゴン(Ar)ガスなどのキャリアガス、酸素と混合し、酸素濃度(=酸素流量/(酸素流量+キャリアガス流量)×100)を1～30%又は1～10%の範囲で反応室17内に供給することとし、他の条件は、上記以外の任意の条件とすることもできる。

【0101】また、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料を気化器22に送り、そこで気化した原料ガスを、圧力666～6664Pa(5～50Torr)又は1333～6664Pa(10～50Torr)に保った反応室17内に供給することとし、他の条件は、上記以外の任意の条件とすることもできる。

【0102】また、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料を気化器22に送り、そこで気化した原料ガスを反応室17内に供給し、250～350℃又は280～320℃の温度範囲に保たれたウエハ21上にルテニウムを堆積させることとし、他の条件は、上記以外の任意の条件とすることもできる。

【0103】また、Ru(EtCp)<sub>2</sub>を有機溶剤に溶かした液体原料を気化器22に送り、そこで気化した原料ガスを、ウエハ21と1～20mm又は1～10mmの間隔を保ってほぼ平行に設置され、複数のガス噴出孔25を設けたガスノズルを通して反応室17内に供給し、ウエハ21上にルテニウムを堆積させることと

し、他の条件は、上記以外の任意の条件とすることもできる。

【0104】また、上述した例においては、原料を溶解させる有機溶剤をTHFとしたが、THF以外の有機溶剤であっても本発明は適用可能である。

【0105】また、上述した例は、本発明をDRAMの製造プロセスに適用した場合の例であるが、本発明はメモリの製造のみではなく、ルテニウムを成膜するプロセスを有する、その他の半導体デバイスの製造プロセスにも適用できるものである。

【0106】

【発明の効果】本発明によれば、良好なカバレッジを得ることができるとともに、成膜速度を低下させることなく、MOCVD法によりルテニウムをウエハ上に成膜する適切な条件を有する半導体製造方法を実現することができる。

【0107】その結果、品質の優れた半導体デバイス、特にメモリを高スループットで製造することが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施形態により製造されるDRAMの一例の概略図である。

【図2】本発明で使用する枚葉式MOCVD装置の反応室の概略図である。

【図3】単一成膜種のみによりルテニウムの成膜が行われる場合の、成膜速度と付着係数との関係を示すグラフである。

【図4】単一成膜種のみによりルテニウムの成膜が行われる場合の、カバレッジと付着係数との関係を示すグラフである。

【図5】成膜温度が成膜速度及びカバレッジに及ぼす効果を示すグラフである。

【図6】酸素濃度が成膜速度及びカバレッジに及ぼす効果を示すグラフである。

【図7】原料流量が成膜速度及びカバレッジに及ぼす効

果を示すグラフである。

【図8】原料濃度が成膜速度及びカバレッジに及ぼす効果を示すグラフである。

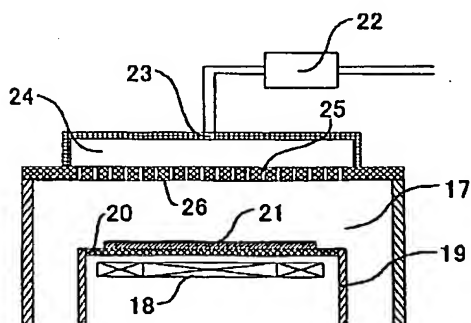
【図9】ギャップの大きさが成膜速度及びカバレッジに及ぼす効果を示すグラフである。

【図10】圧力が成膜速度及びカバレッジに及ぼす効果を示すグラフである。

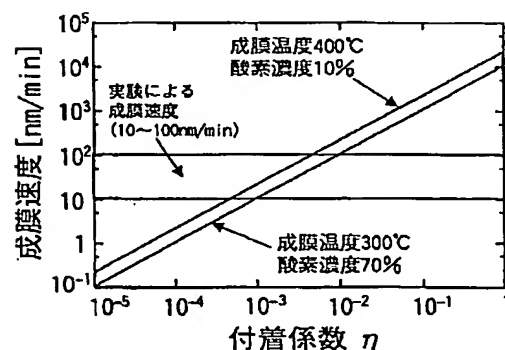
【符号の説明】

- |         |             |
|---------|-------------|
| 1       | p型シリコン基板    |
| 2       | 素子分離領域      |
| 3       | ゲート酸化膜      |
| 4       | ゲート電極       |
| 5       | ワード線        |
| 6       | ソース・ドレイン拡散層 |
| 7 a、7 b | 層間絶縁膜       |
| 8       | ビット線        |
| 9       | 多結晶シリコン膜    |
| 10      | バリアメタル      |
| 11      | SNパターン      |
| 12      | キャパシタ下部電極   |
| 13      | キャパシタ絶縁膜    |
| 14      | キャパシタ上部電極   |
| 15      | 層間絶縁膜       |
| 16      | 低抵抗配線       |
| 17      | 反応室         |
| 18      | ヒータ         |
| 19      | ヒータステージ     |
| 20      | サセプタ        |
| 21      | ウエハ         |
| 22      | 気化器         |
| 23      | ガス取り入れ口     |
| 24      | ガス導入部       |
| 25      | ガス噴出孔       |
| 26      | シャワーヘッド     |

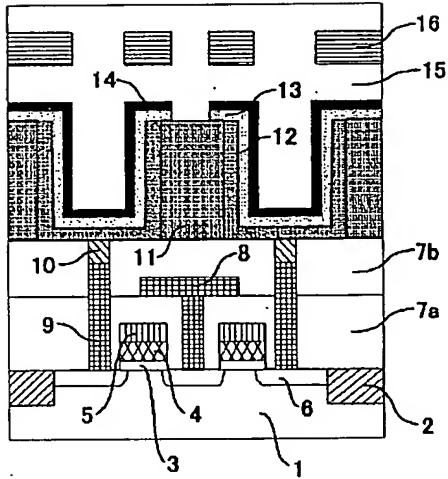
【図2】



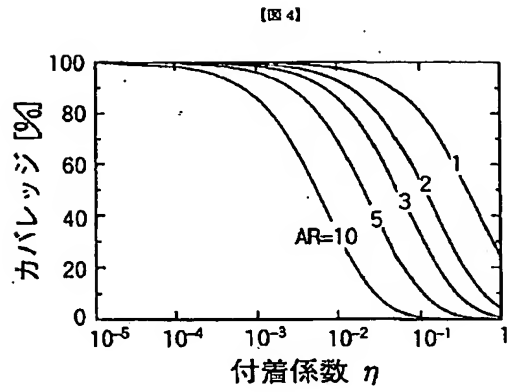
【図3】



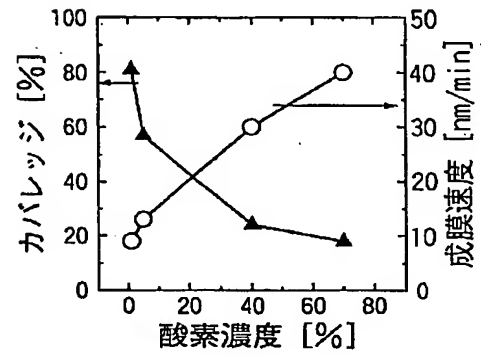
【図 1】



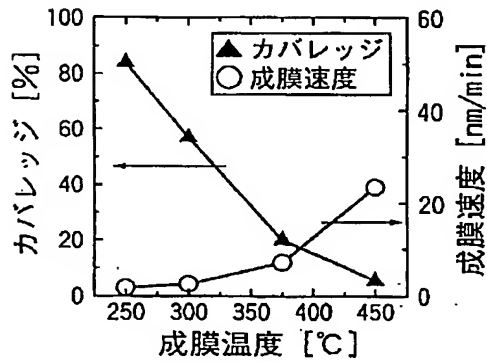
【図 4】



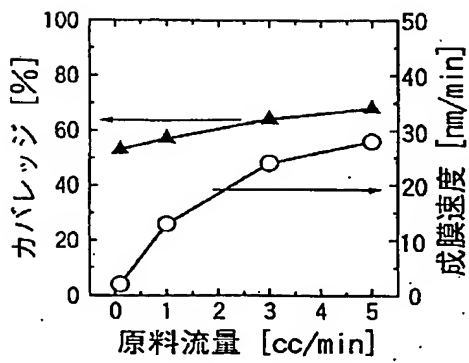
【図 6】



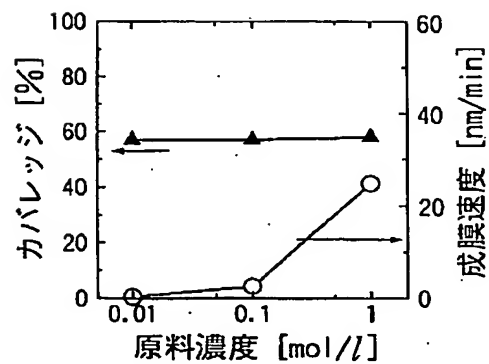
【図 5】



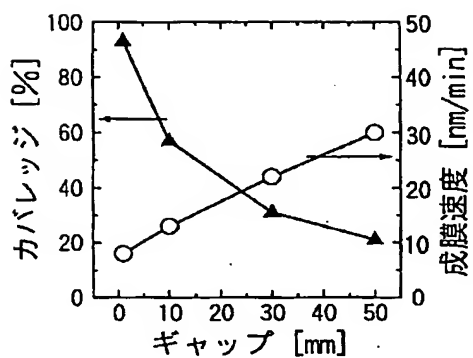
【図 7】



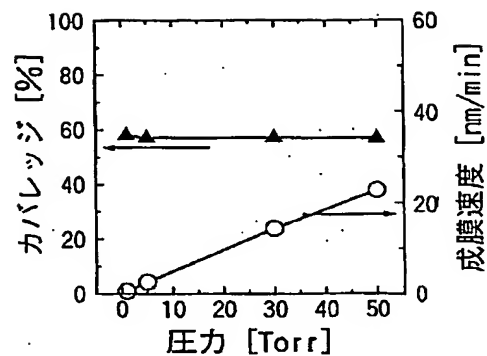
【図 8】



【図9】



【図10】



フロントページの続き

(51) Int. Cl. 7  
H01L 21/8242

識別記号

F I  
H01L 27/10

メモコード (参考)

651

Fターム (参考) 4K030 AA11 AA14 AA16 AA18 BA01  
CA12 EA01 FA10 JA05 JA06  
JA09 JA10 LA15  
4M104 BB36 DD45 GG16  
5F083 AD24 AD31 JA06 JA14 JA15  
JA38 PR21